

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In Re Application of: Shen et al.

Group Art Unit: Unassigned

Serial No.: Unassigned

Examiner: Unassigned

Filed: January 20, 2004

Docket No. 250913-1100

For: **Pixel Structure**

CLAIM OF PRIORITY TO AND
SUBMISSION OF CERTIFIED COPY OF REPUBLIC OF CHINA APPLICATION
PURSUANT TO 35 U.S.C. §119

Commissioner for Patents
P.O. Box 1450
Alexandria, Virginia 22313-1450

Sir:

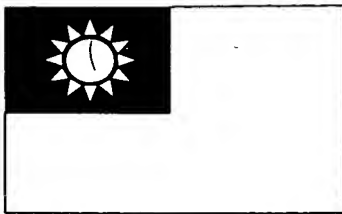
In regard to the above-identified pending patent application and in accordance with 35 U.S.C. §119, Applicants hereby claim priority to and the benefit of the filing date of Republic of China patent application entitled, "Pixel Structure", filed July 25, 2003, and assigned serial number 92120338. Further pursuant to 35 U.S.C. §119, enclosed is a certified copy of the Republic of China patent application

Respectfully Submitted,

**THOMAS, KAYDEN, HORSTEMEYER
& RISLEY, L.L.P.**

By: 
Daniel R. McClure, Reg. No. 38,962

100 Galleria Parkway, Suite 1750
Atlanta, Georgia 30339
770-933-9500



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 07 月 25 日

Application Date

申請案號：092120338

Application No.

申請人：財團法人工業技術研究院

Applicant(s)

局長

Director General

蔡練生

發文日期：西元 2003 年 9 月 1 日

Issue Date

發文字號：

09220877510

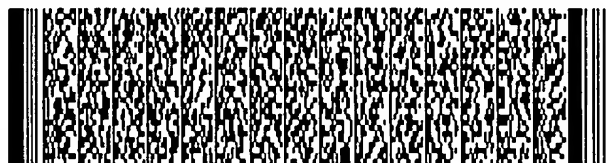
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	半穿透反射式液晶顯示器之畫素結構
	英 文	
二、 發明人 (共2人)	姓 名 (中文)	1. 沈毓仁 2. 陳慶逸
	姓 名 (英文)	1. Yuhren Shen 2. Ching-Yih, Chen
	國 籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW
	住居所 (中 文)	1. 台南市東區新東里裕豐街185巷33號 2. 苗栗縣竹南鎮中華里三民街2號
	住居所 (英 文)	1. 2.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 財團法人工業技術研究院
	名稱或 姓 名 (英文)	1. INDUSTRIAL TECHNOLOGY RESEARCH INSTITUTE
	國 籍 (中英文)	1. 中華民國 ROC
	住居所 (營業所) (中 文)	1. 新竹縣竹東鎮中興路四段一九五號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1.
	代表人 (中文)	1. 翁政義
	代表人 (英文)	1.



0412_8666TWE(nl);910045;Dennis_ptd

四、中文發明摘要 (發明名稱：半穿透反射式液晶顯示器之畫素結構)

一種半穿透反射式液晶顯示器之畫素結構，係設置於一第一、第二資料信號線之間，具有一反射單元及一穿透單元。反射單元具有一第一電晶體及一第一反射電極，其中第一電晶體具有一閘極連接至一掃描信號線，一源極耦接至第一資料信號線，以及一汲極連接至一第一反射電極，並且第一電晶體係被第一反射電極所覆蓋。一穿透單元具有一第二電晶體及一透明電極，其中第二電晶體具有一閘極連接至掃描信號線，一源極耦接至第二資料信號線，以及一汲極連接至一透明電極，並且第二電晶體係被一第二反射電極所覆蓋。

伍、(一)、本案代表圖為：第____2B____圖

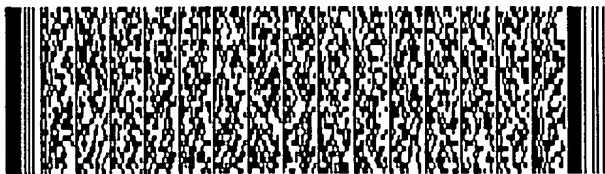
(二)、本案代表圖之元件代表符號簡單說明：

10~反射單元；

20~穿透單元；

Cs~儲存電容；

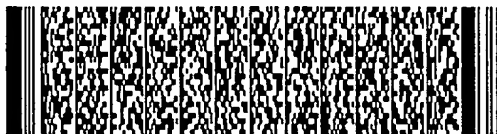
六、英文發明摘要 (發明名稱：)



四、中文發明摘要 (發明名稱：半穿透反射式液晶顯示器之畫素結構)

d1、d2~晶穴間隙；
DL1、DL2~資料信號線；
GL1、GL2~閘極信號線；
T1、T2~電晶體；
TL1~穿透電極；
RL1、RL2~反射電極；
PL1、PL2~插塞；
M0~M2~金屬層；
TD1、TD2~汲極；
TG1、TG2~閘極；
TS1、TS2~源極。

六、英文發明摘要 (發明名稱：)



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得, 不須寄存。



五、發明說明 (1)

發明所屬之技術領域

本發明有關於一種畫素結構，特別有關一種半穿透反射式LCD之畫素結構。

先前技術

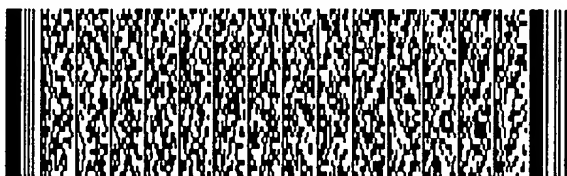
習知半穿透反射式液晶顯示器的畫素元件具有穿透單元和反射單元，先天上會有兩倍的光學相位差存在，傳統方式是降低反射單元的晶穴間隙(cell gap)，以求得兩部分光學相位差相近。第9A圖表示習知穿透反射畫素剖面圖。其包含一反射單元10，一穿透單元20。反射單元10具有一反射面12，反射單元的晶穴間隙是 $d1$ ，穿透單元20的晶穴間隙是 $d2$ 。

其等效電路圖如第9B圖所示，反射單元10、穿透單元20耦接到同一個儲存電容 Cs 、薄膜電晶體 $T1$ ，所以只能提供一種驅動電壓，為防止反射區及穿透區亮度黑白反差的方式主要是調整晶穴間隙 $d1$ 和晶穴間隙 $d2$ ，以避免反射單元10和穿透單元20的光學相位差不同，因此晶穴間隙 $d1$ 、晶穴間隙 $d2$ 必須針對操作的液晶模式作最佳化調整，相當不易調整。

發明內容

有鑑於此，本發明之首要目的，係在於提供一畫素結構可以同時精確滿足液晶的反射和穿透特性，且不用調整晶穴間隙。

為達成上述目的，本發明提供一種半穿透反射式液晶顯示器之畫素結構。該畫素結構係設置於一第一、第二資



五、發明說明 (2)

料信號線之間，具有一反射單元及一穿透單元。反射單元具有一第一電晶體及一第一反射電極，其中第一電晶體具有一閘極連接至一掃描信號線，一源極耦接至第一資料信號線，以及一汲極連接至一第一反射電極，並且第一電晶體係被第一反射電極所覆蓋。一穿透單元具有一第二電晶體及一透明電極，其中第二電晶體具有一閘極連接至掃描信號線，一源極耦接至第二資料信號線，以及一汲極連接至一透明電極，並且第二電晶體係被一第二反射電極所覆蓋。

為了讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖示，作詳細說明如下：

實施方式

第1圖為本發明之畫素結構的等效電路圖，本發明之畫素結構具有兩組薄膜電晶體T1、T2和儲存電容Cs1、Cs2，分別控制反射單元10、穿透單元20的驅動電壓。反射單元10、穿透單元20分別透過不同的伽瑪校正曲線，故不需要特別調整晶穴間隙即可達到相同的光學相位差，且同時精確滿足液晶的反射和穿透特性。

第一實施例

第2A圖係為本發明之畫素結構之一示意圖，第2B圖係為第2A圖中畫素結構之佈局圖。如第2A、2B圖中所示，本實施例之發明之畫素結構係設置於一第一、第二資料信號線DL1、DL2之間，具有一反射單元10及一穿透單元20。



五、發明說明 (3)

反射單元10具有一電晶體T1及一反射層RL1，其中資料信號線DL1具有一凸出部，此凸出部係為電晶體T1之源極TS1。閘極信號線具有兩個凸出部，分別為電晶體T1及T2之閘極TG1、TG2。電晶體T1之源極TS1係連接至第一資料信號線DL1，且汲極TD1藉由一插塞PL1連接至一反射層RL1。穿透單元20具有一電晶體20及一透明電極TL1，資料信號線DL2具有一凸出部，此凸出部係為電晶體T2之源極TS2，電晶體T2之源極TS2係連接至一資料信號線DL2，且汲極TD2藉由一插塞PL2連接至一透明電極TL1，電晶體T1與電晶體T2之閘極TG1、TG2係連接至同一掃描信號線GL1。

此外，如第2A、2B圖所示，電晶體T1係被反射層RL1所覆蓋，而電晶體T2係被另一畫素之反射層RL2所覆蓋。透明電極TL1係位於另一畫素之反射層RL2的中央，並且金屬層M1、M2係分別設置於插塞PL1、PL2之下方，以分別形成儲存電容。一般來說，透明電極係由氧化銦錫所構成。

第二實施例

第3A圖係為本發明之畫素結構之一示意圖，第3B圖係為第3A圖中畫素結構之佈局圖。如第3A、3B圖中所示，本實施例之發明之畫素結構係設置於一第一、第二資料信號線DL1、DL2之間，具有一反射單元10及一穿透單元20。

反射單元10具有一電晶體T1及一反射層RL1，其中資料信號線DL1具有一凸出部，此凸出部係為電晶體T1之源極TS1。閘極信號線具有兩個凸出部，分別為電晶體T1及



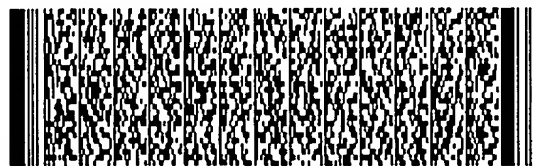
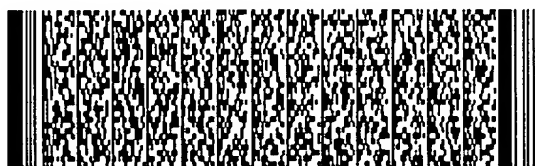
五、發明說明 (4)

T2之閘極TG1、TG2。電晶體T1之源極TS1係連接至第一資料信號線DL1，汲極TD1藉由一插塞PL1連接至一反射層RL1。穿透單元20具有一電晶體20及一透明電極TL1，其中資料信號線DL2具有一凸出部，此凸出部係為電晶體T2之源極TS2。電晶體T2之源極TS2係連接至一資料信號線DL2，汲極TD2藉由一插塞PL2連接至一透明電極TL1，電晶體T1與電晶體T2之閘極TG1、TG2係連接至同一掃描信號線GL1。

此外，電晶體T1、T2係被同時被反射層RL1所覆蓋，且皆位於透明電極TL1之相反側。金屬層M1、M2係分別設置於插塞PL1、PL2之下方，以分別形成儲存電容。

如第3C圖及第3D圖中所示，係為第3B圖中畫素結構之另兩種形態。於第3C、3D圖中，本實施例之發明之畫素結構係設置於以曲折方式排列的第一、第二資料信號線DL1、DL2之間，具有一反射單元10及一穿透單元20。

反射單元10具有一電晶體T1及一反射層RL1，其中資料信號線DL1具有一凸出部，此凸出部係為電晶體T1之源極TS1。閘極信號線具有兩個凸出部，分別為電晶體T1及T2之閘極TG1、TG2。電晶體T1之源極TS1係連接至第一資料信號線DL1，汲極TD1藉由一插塞PL1連接至一反射層RL1。穿透單元20具有一電晶體20及一透明電極TL1，其中資料信號線DL2具有一凸出部，此凸出部係為電晶體T2之源極TS2。電晶體T2之源極TS2係連接至一資料信號線DL2，汲極TD2藉由一插塞PL2連接至一透明電極TL1。電晶



五、發明說明 (5)

體T1與電晶體T2之閘極TG1、TG2係連接至同一掃描信號線GL1。

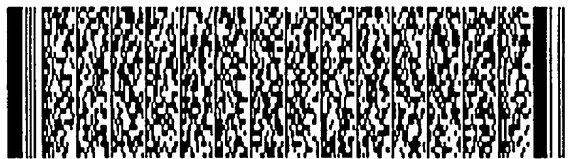
此外，電晶體T1、T2係被同時被反射層RL1所覆蓋，並且一金屬層M0係同時設置於電晶體T1、T2之汲極TD1、TD2之下方，以分別形成儲存電容。

第三實施例

第4A圖係為本發明之畫素結構之一示意圖，第4B圖係為第4A圖中畫素結構之佈局圖。如第4A、4B圖中所示，本實施例之發明之畫素結構係設置於一第一、第二資料信號線DL1、DL2之間，具有一反射單元10及一穿透單元20。

反射單元10具有一電晶體T1及一反射層RL1，其中閘極信號線GL1具有一凸出部，此凸出部係為電晶體T1之閘極TG1。資料信號線DL1具有兩個凸出部，分別為電晶體T1及T2之閘極TS1、TS2。電晶體T1之閘極TG1連接至掃描信號線GL1，汲極TD1藉由一插塞PL1連接至一反射層RL1。穿透單元10具有一電晶體20及一透明電極TL1，其中閘極信號線GL2具有一凸出部，此凸出部係為電晶體T2之閘極TG2。電晶體T2之閘極TG2連接至掃描信號線GL2，汲極TD2藉由一插塞PL2連接至一透明電極TL1，電晶體T1與T2之源極TS1、TS2係連接至同一資料信號線DL1。

此外，反射層RL1會覆蓋電晶體T1以及一另一畫素之電晶體，而電晶體T2係被另一畫素之反射層RL2所覆蓋，透明電極TL1會位於電晶體T1與T2之間。並且金屬層M1、M2係分別設置於插塞PL1、PL2之下方，以分別形成儲存電



五、發明說明 (6)

容。

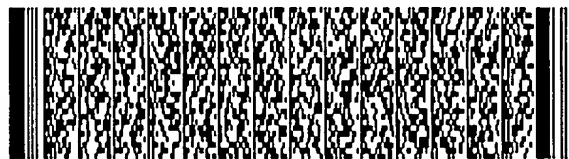
第四實施例

第5A圖係為本發明之畫素結構之一示意圖，第5B圖係為第5A圖中畫素結構之佈局圖。如第5A、5B圖中所示，本實施例之發明之畫素結構係設置於一第一、第二資料信號線DL1、DL2之間，具有一反射單元10及一穿透單元20。

反射單元10具有一電晶體T1及一反射層RL1，其中閘極信號線GL1具有一凸出部，此凸出部係為電晶體T1之閘極TG1。資料信號線DL1具有兩個凸出部，分別為電晶體T1及T2之源極TS1、TS2。電晶體T1之閘極TG1連接至掃描信號線GL1，汲極TD1藉由一插塞PL1連接至一反射層RL1。穿透單元20具有一電晶體T2及一透明電極TL1，其中閘極信號線GL2具有一凸出部，此凸出部係為電晶體T2之閘極TG2。電晶體T2之閘極TG2連接至掃描信號線GL2，汲極TD2藉由一插塞PL2連接至一透明電極TL1，電晶體T1與T2之源極TS1、TS2係連接至同一資料信號線DL1。

此外，電晶體T1、T2係被同時被反射層RL1所覆蓋，且皆位於透明電極TL1之相反側。金屬層M1、M2係分別設置於插塞PL1、PL2之下方，以分別形成儲存電容。

第6A及6B圖所示係為本實施例之另一形態。如第6A、6B圖中所示，本實施例之發明之畫素結構係設置於一第一、第二資料信號線DL1、DL2之間，具有一反射單元10及一穿透單元20。於此形態中，電晶體T1、T2係被同時被反射層RL1所覆蓋，並且電晶體T1、T2係設置於透明電極TL1



五、發明說明 (7)

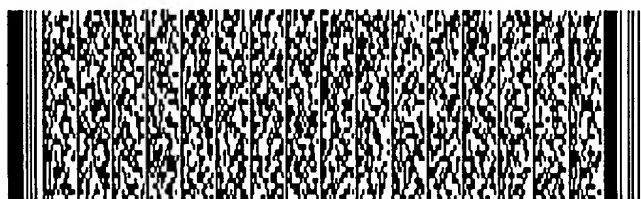
之兩側下方。

第7A及7B圖所示係為本實施例之另兩種形態。如第7A、7B圖中所示，本實施例之發明之畫素結構係設置於第一、第二閘極信號線GL1、GL2之間，具有一反射單元10及一穿透單元20。於此形態中，電晶體T1、T2會被反射電極RL1所覆蓋，且透明電極TL1會被反射電極所包圍，一金屬層M1會設置於電晶體T1之汲極TD1的下方，並且具有一支部往電晶體T2之汲極TD2的下方延伸。

第8A圖所示係為本實施例之另一形態。於第8A圖中所示，本實施例之發明之畫素結構係設置於曲折狀之閘極信號線GL1、GL2之間，具有一反射單元及一穿透單元。於此形態中，電晶體T1、T2會被反射電極RL1所覆蓋，且透明電極TL1會被反射電極RL1所包圍。另外，一曲折狀之金屬層M1會通過電晶體T1之汲極TD1的下方，以及電晶體T2之汲極TD2的下方。

第8B圖所示係為本實施例之另一形態。於第8B圖中所示，本實施例之發明之畫素結構係設置於曲折狀之閘極信號線GL1、GL2之間，具有一反射單元及一穿透單元。於此形態中，電晶體T1、T2會被反射電極RL1所覆蓋，且透明電極TL1會被反射電極RL1所包圍。另外，一金屬層M1會通過電晶體T1之汲極TD1的下方，以及電晶體T2之汲極TD2的下方。

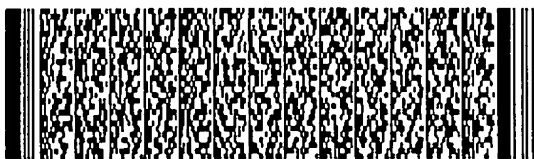
因此，本發明之畫素結構係可以分別藉由電晶體T1、T2及其儲存電容分別控制反射單元及穿透單元之驅動電



五、發明說明 (8)

壓，所以不需要調整晶穴間隙，即可以滿足液晶之反射及穿透特性。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

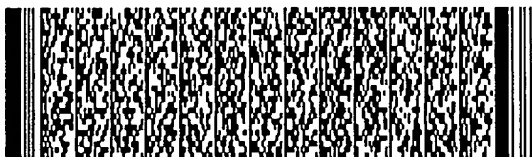


圖式簡單說明

第1圖為本發明之畫素結構的等效電路圖。
第2A圖係為本發明之畫素結構之示意圖。
第2B圖係為第2B圖中畫素結構之佈局圖。
第3A圖係為本發明之畫素結構之示意圖。
第3B圖係為第3A圖中畫素結構之佈局圖。
第3C圖係為第3A圖中畫素結構之另一形態。
第3D圖係為第3A圖中畫素結構之另一形態。
第4A圖係為本發明之畫素結構之示意圖。
第4B圖係為第4A圖中畫素結構之佈局圖。
第5A圖係為本發明之畫素結構之示意圖。
第5B圖係為第5A圖中畫素結構之佈局圖。
第6A圖係為本發明之畫素結構之示意圖。
第6B圖係為第6A圖中畫素結構之佈局圖。
第7A圖係為本發明之畫素結構之示意圖。
第7B圖係為第7A圖中畫素結構之佈局圖。
第8A圖係為第6A圖中畫素結構之另一形態。
第8B圖係為第6A圖中畫素結構之另一形態。
第9A圖表示習知穿透反射畫素剖面圖。
第9B圖表示第9A圖之示意圖。

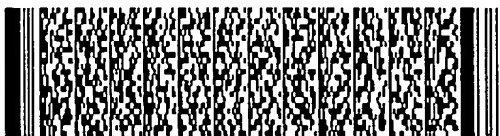
符號說明

10~反射單元；
20~穿透單元；
Cs~儲存電容；



圖式簡單說明

d1、d2~晶穴間隙；
DL1、DL2~資料信號線；
GL1、GL2~閘極信號線；
T1、T2~電晶體；
TL1~穿透電極；
RL1、RL2~反射電極；
PL1、PL2~插塞；
M0~M2~金屬層；
TD1、TD2~汲極；
TG1、TG2~閘極；
TS1、TS2~源極。



六、申請專利範圍

1. 一種半穿透反射式液晶顯示器之畫素結構，係設置於一第一、第二資料信號線之間，包括(1G2D一)：

一反射單元，包括一第一電晶體及一第一反射電極；其中上述第一電晶體具有一閘極連接至一掃描信號線，一源極耦接至上述第一資料信號線，以及一汲極連接至一第一反射電極，並且上述第一電晶體係被上述第一反射電極所覆蓋；以及

一穿透單元，包括一第二電晶體及一透明電極，其中上述第二電晶體具有一閘極連接至上述掃描信號線，一源極耦接至上述第二資料信號線，以及一汲極連接至一透明電極，並且上述第二電晶體係被一第二反射電極所覆蓋。

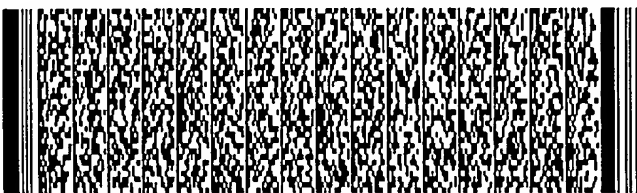
2. 如申請專利範圍第1項所述之半穿透反射式液晶顯示器之畫素結構，其中上述第二反射電極係為另一畫素之第一反射電極。

3. 如申請專利範圍第1項所述之半穿透反射式液晶顯示器之畫素結構，其中上述第一電晶體之汲極係藉由一第一插塞連接至上述第一反射電極，而上述第二電晶體之汲極係藉由一第二插塞連接至上述透明電極。

4. 如申請專利範圍第3項所述之半穿透反射式液晶顯示器之畫素結構，更包括一第一、第二金屬層分別置於上述第一、第二插塞之下方，以形成儲存電容。

5. 一種半穿透反射式液晶顯示器之畫素結構，係設置於一第一、第二資料信號線之間，包括(1G2D二)：

一反射單元，包括一第一電晶體及一第一反射電極；



六、申請專利範圍

其中上述第一電晶體具有一閘極連接至一掃描信號線，一源極耦接至上述第一資料信號線，以及一汲極連接至一第一反射電極；以及

一穿透單元，包括一第二電晶體及一透明電極，其中上述第二電晶體具有一閘極連接至上述掃描信號線，一源極耦接至上述第二資料信號線，以及一汲極連接至一透明電極，並且上述第一電晶體、第二電晶體係被上述第一反射電極所覆蓋。

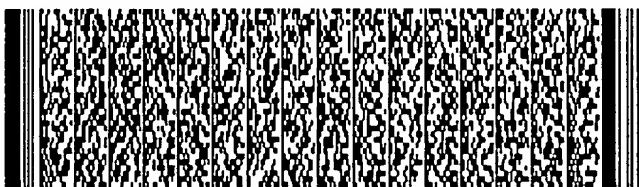
6. 如申請專利範圍第5項所述之半穿透反射式液晶顯示器之畫素結構，其中上述第一電晶體之汲極係藉由一第一插塞連接至上述第一反射電極，而上述第二電晶體之汲極係藉由一第二插塞連接至上述透明電極。

7. 如申請專利範圍第6項所述之半穿透反射式液晶顯示器之畫素結構，更包括一第一、第二金屬層分別置於上述第一、第二插塞之下方，以形成儲存電容。

8. 如申請專利範圍第5項所述之半穿透反射式液晶顯示器之畫素結構，其中上述第一、第二資料信號線係以曲折方式排列，第一電晶體之汲極係藉由一第一插塞連接至上述第一反射電極，而上述第二電晶體之汲極係藉由一第二插塞連接至上述透明電極。

9. 如申請專利範圍第8項所述之半穿透反射式液晶顯示器之畫素結構，更包括一金屬線設置於上述第一、第二電晶體之汲極下方，以形成儲存電容。

10. 如申請專利範圍第8項所述之半穿透反射式液晶顯



六、申請專利範圍

示器之畫素結構，其中上述金屬線係以曲折方式排列，並且設置於上述第一、第二電晶體之汲極下方，以形成儲存電容。

11. 一種半穿透反射式液晶顯示器之畫素結構，係設置於一第一、第二資料信號線之間，包括(2G1D一)：

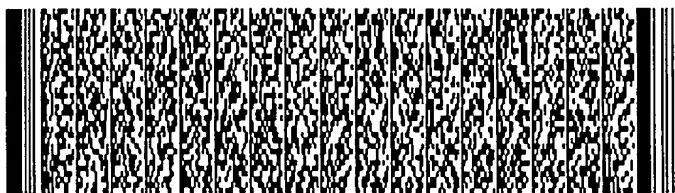
一反射單元，包括一第一電晶體及一第一反射電極；其中上述第一電晶體具有一閘極連接至一第一掃描信號線，一源極耦接至上述第一資料信號線，以及一汲極連接至一第一反射電極，並且上述第一電晶體係被上述第一反射電極所覆蓋；以及

一穿透單元，包括一第二電晶體及一透明電極，其中上述第二電晶體具有一閘極連接至一第二掃描信號線，一源極耦接至上述第一資料信號線，以及一汲極連接至一透明電極，並且上述第二電晶體係被一第二反射電極所覆蓋。

12. 如申請專利範圍第11項所述之半穿透反射式液晶顯示器之畫素結構，其中上述第二反射電極係為另一畫素之第一反射電極。

13. 如申請專利範圍第11項所述之半穿透反射式液晶顯示器之畫素結構，其中上述第一電晶體之汲極係藉由一第一插塞連接至上述第一反射電極，而上述第二電晶體之汲極係藉由一第二插塞連接至上述透明電極。

14. 如申請專利範圍第13項所述之半穿透反射式液晶顯示器之畫素結構，更包括一第一、第二金屬層分別置於



六、申請專利範圍

上述第一、第二插塞之下方，以形成儲存電容。

15. 一種半穿透反射式液晶顯示器之畫素結構，係設置於一第一、第二資料信號線之間，包括(2G1D二)：

一反射單元，包括一第一電晶體及一第一反射電極；其中上述第一電晶體具有一閘極連接至一掃描信號線，一源極耦接至上述第一資料信號線，以及一汲極連接至一第一反射電極；以及

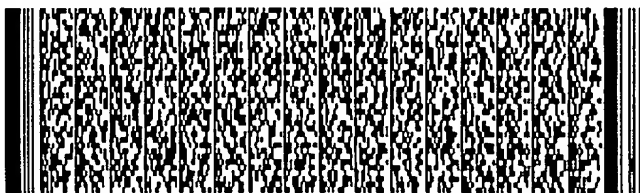
一穿透單元，包括一第二電晶體及一透明電極，其中上述第二電晶體具有一閘極連接至一第二掃描信號線，一源極耦接至上述第一資料信號線，以及一汲極連接至一透明電極，並且上述第一電晶體、第二電晶體係被上述第一反射電極所覆蓋。

16. 如申請專利範圍第15項所述之半穿透反射式液晶顯示器之畫素結構，其中上述第一電晶體之汲極係藉由一第一插塞連接至上述第一反射電極，而上述第二電晶體之汲極係藉由一第二插塞連接至上述透明電極。

17. 如申請專利範圍第16項所述之半穿透反射式液晶顯示器之畫素結構，更包括一第一、第二金屬層分別置於上述第一、第二插塞之下方，以形成儲存電容。

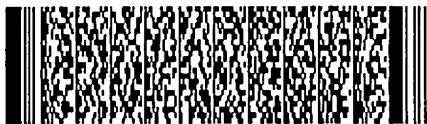
18. 如申請專利範圍第15項所述之半穿透反射式液晶顯示器之畫素結構，其中上述第一、第二電晶體係設置於透明電極之兩側下方。

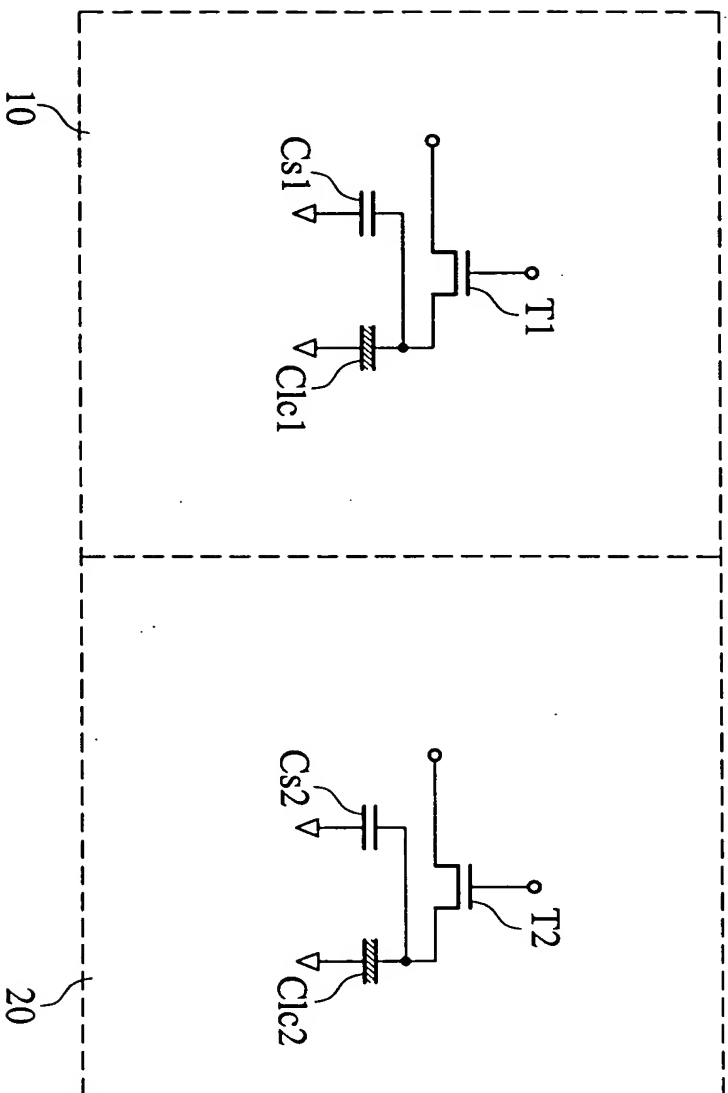
19. 如申請專利範圍第16項所述之半穿透反射式液晶顯示器之畫素結構，更包括一第一金屬層分別置於上述第



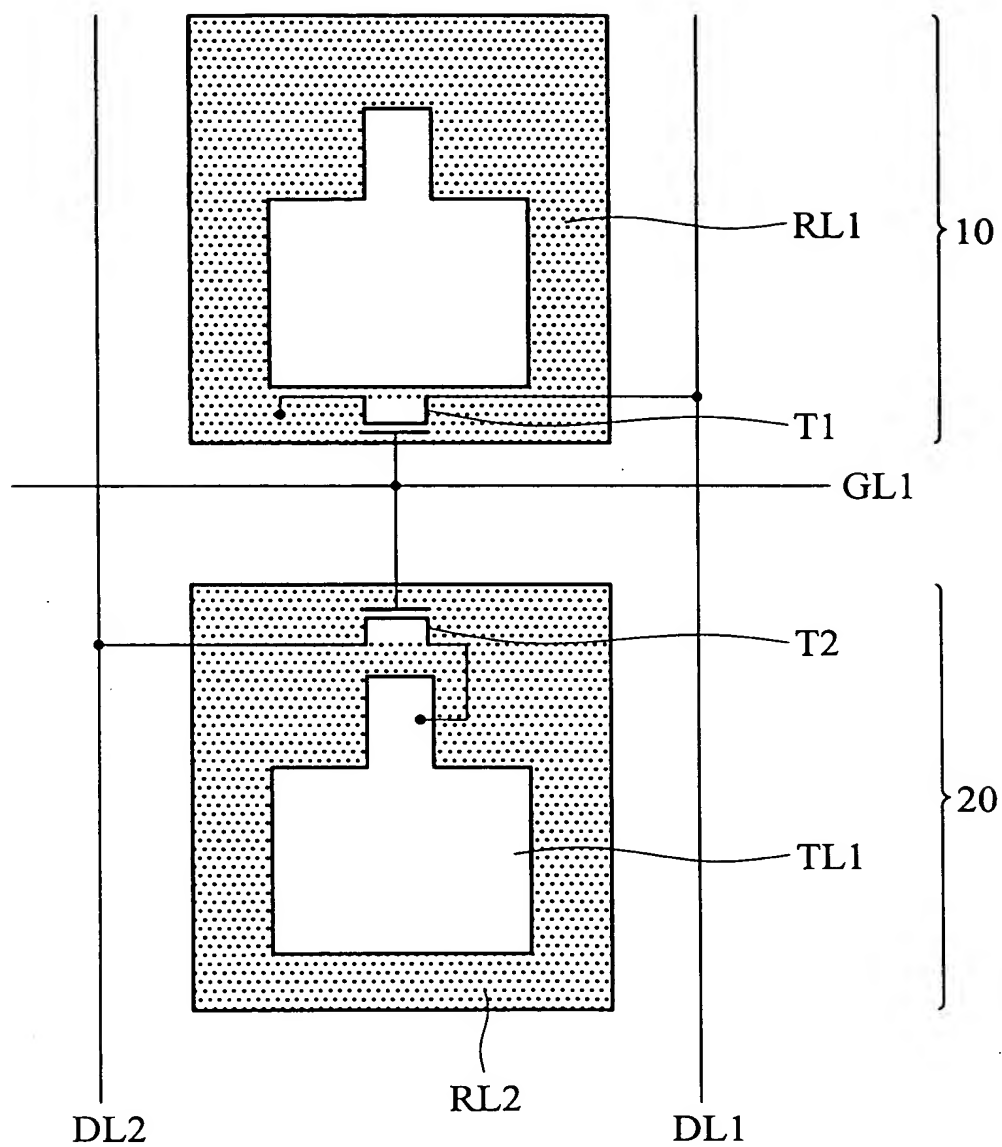
六、申請專利範圍

一插塞之下方，以形成儲存電容，上述第一金屬層並會延伸至上述第二電晶體之汲極的下方。

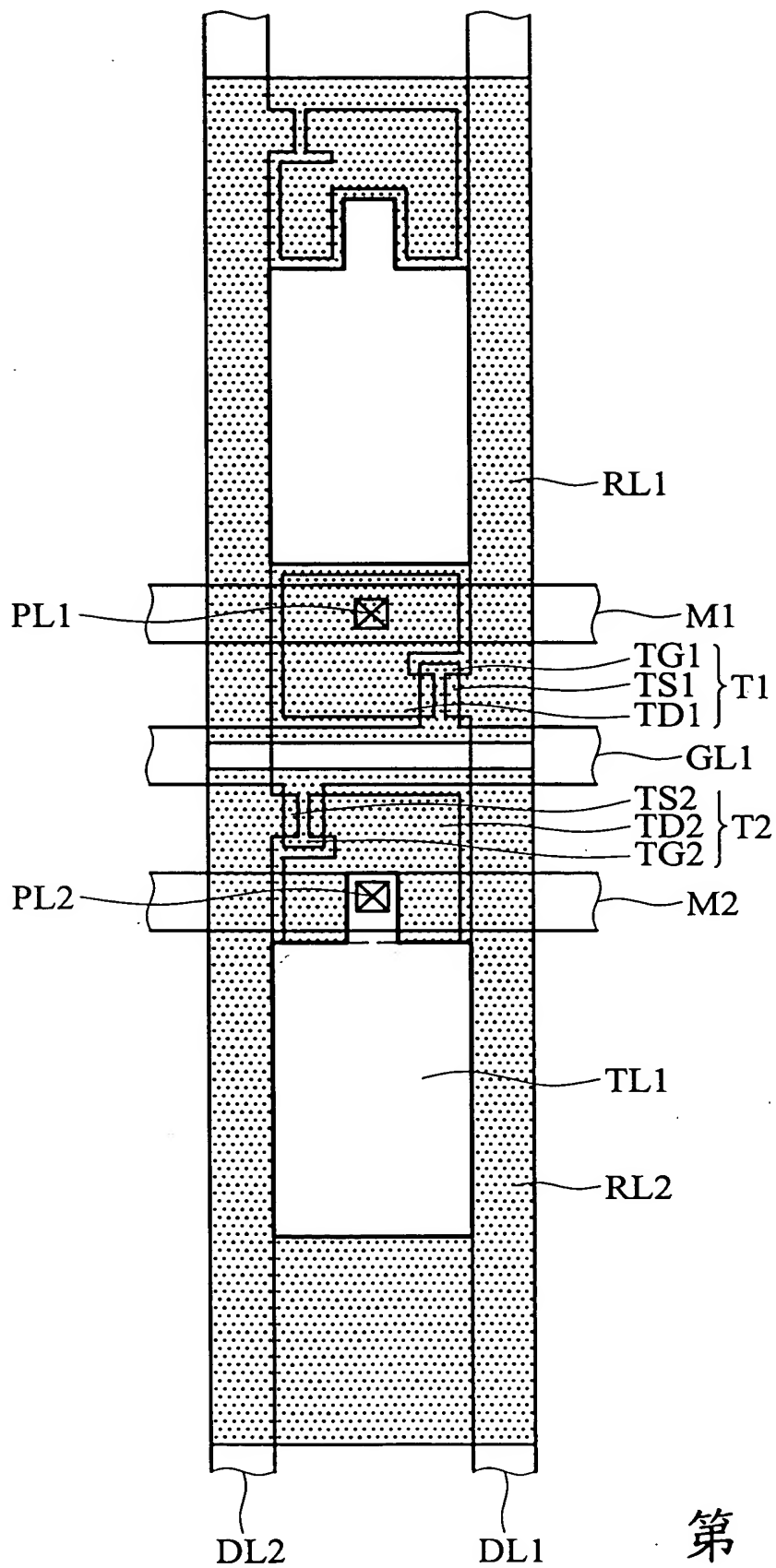




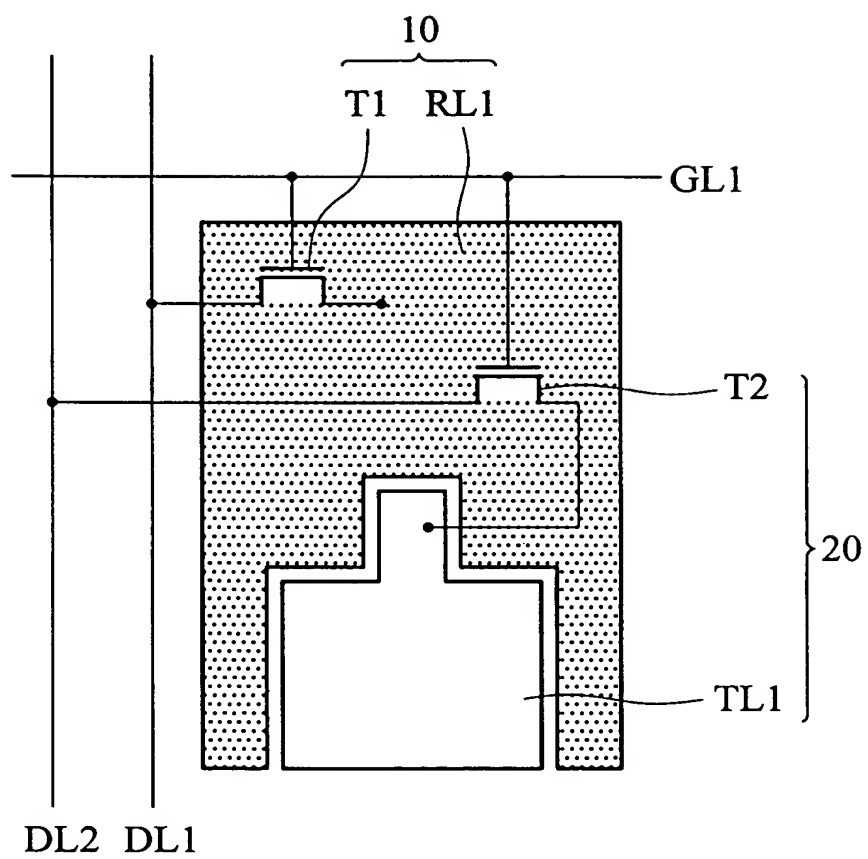
第 1 圖



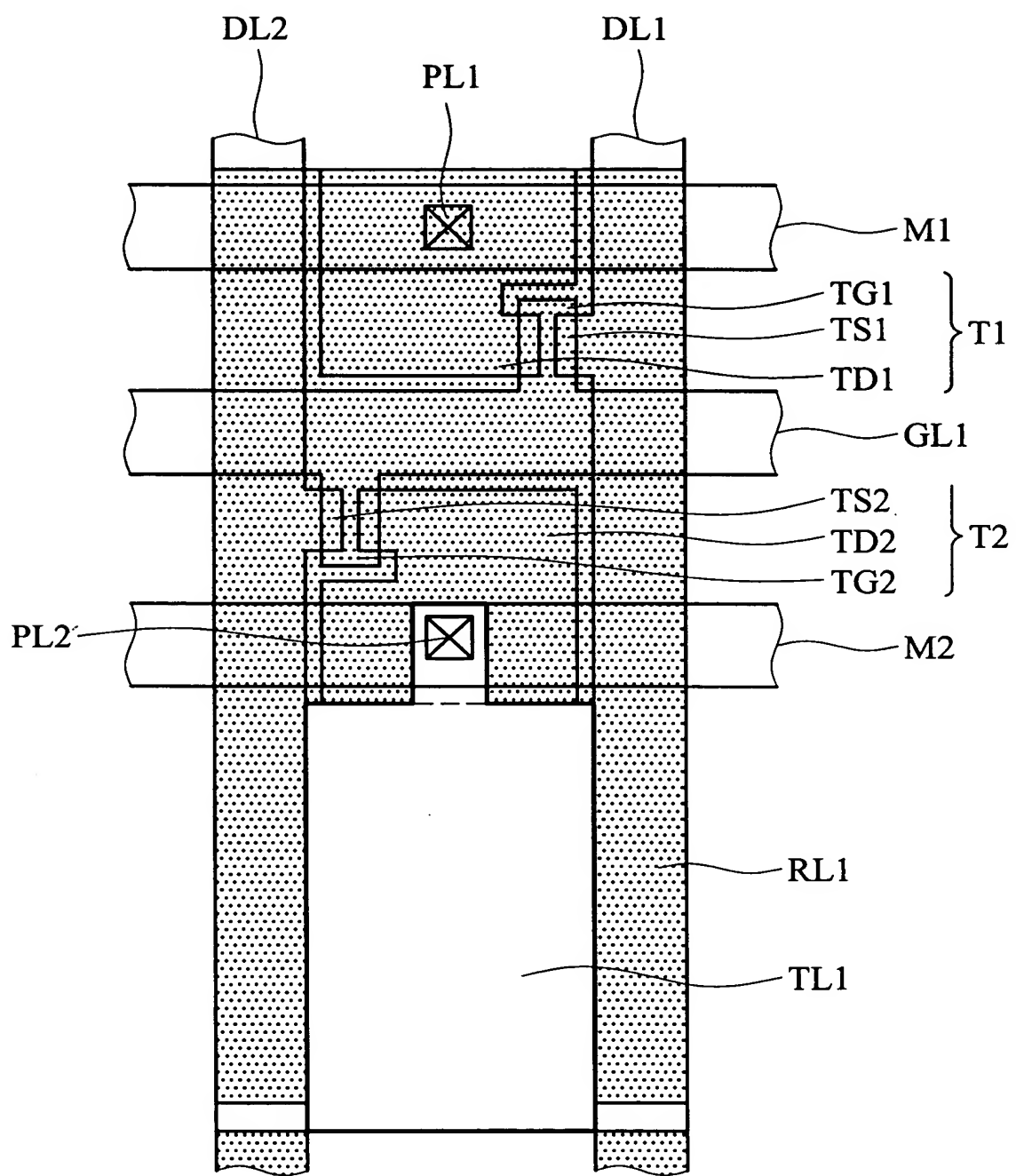
第 2A 圖



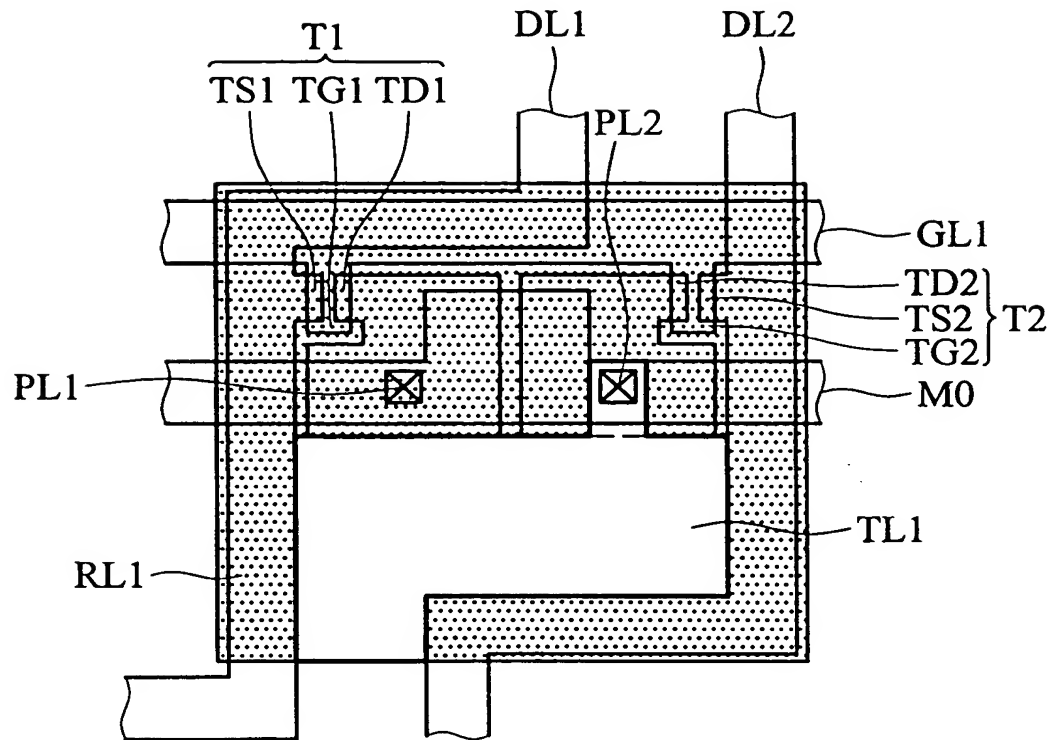
第 2B 圖



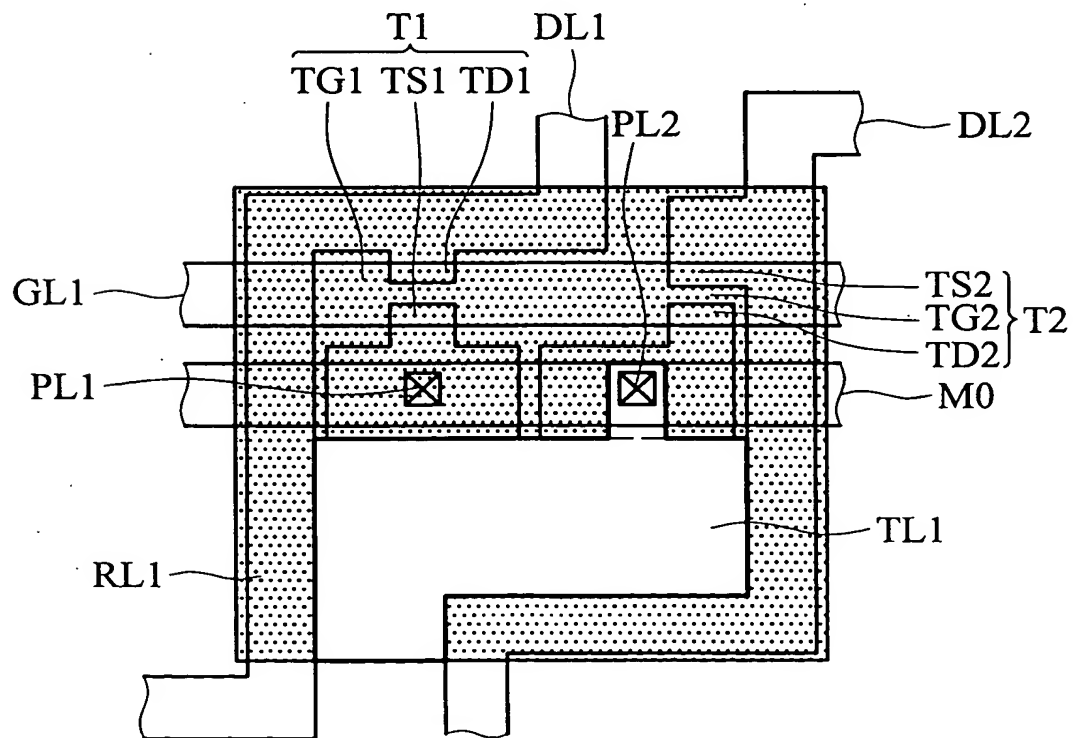
第 3A 圖



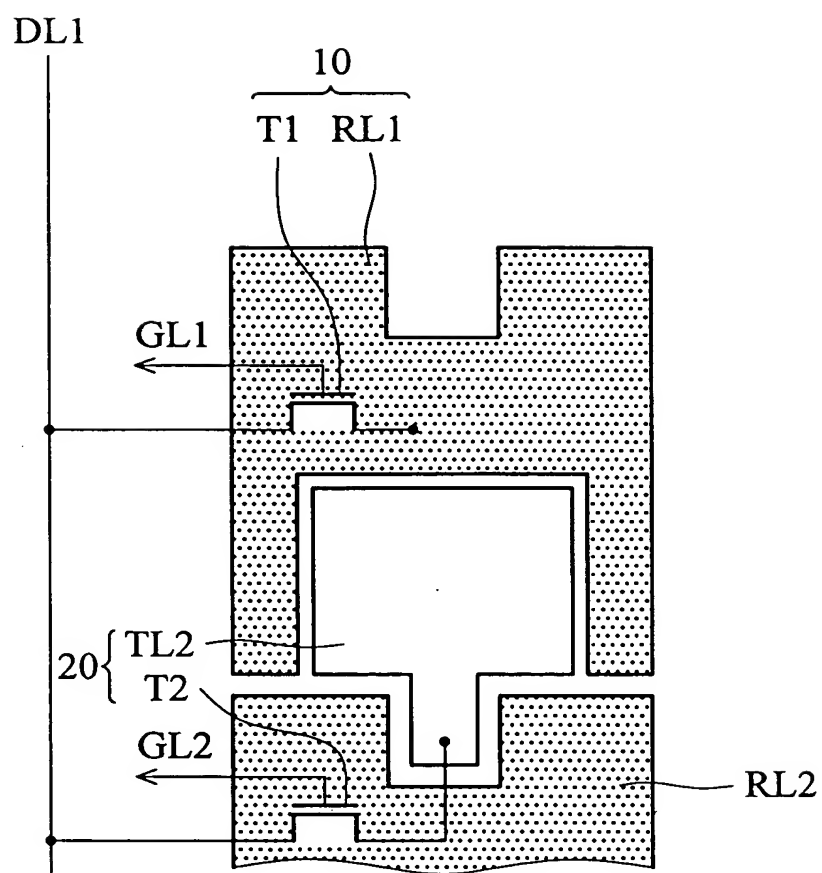
第 3B 圖



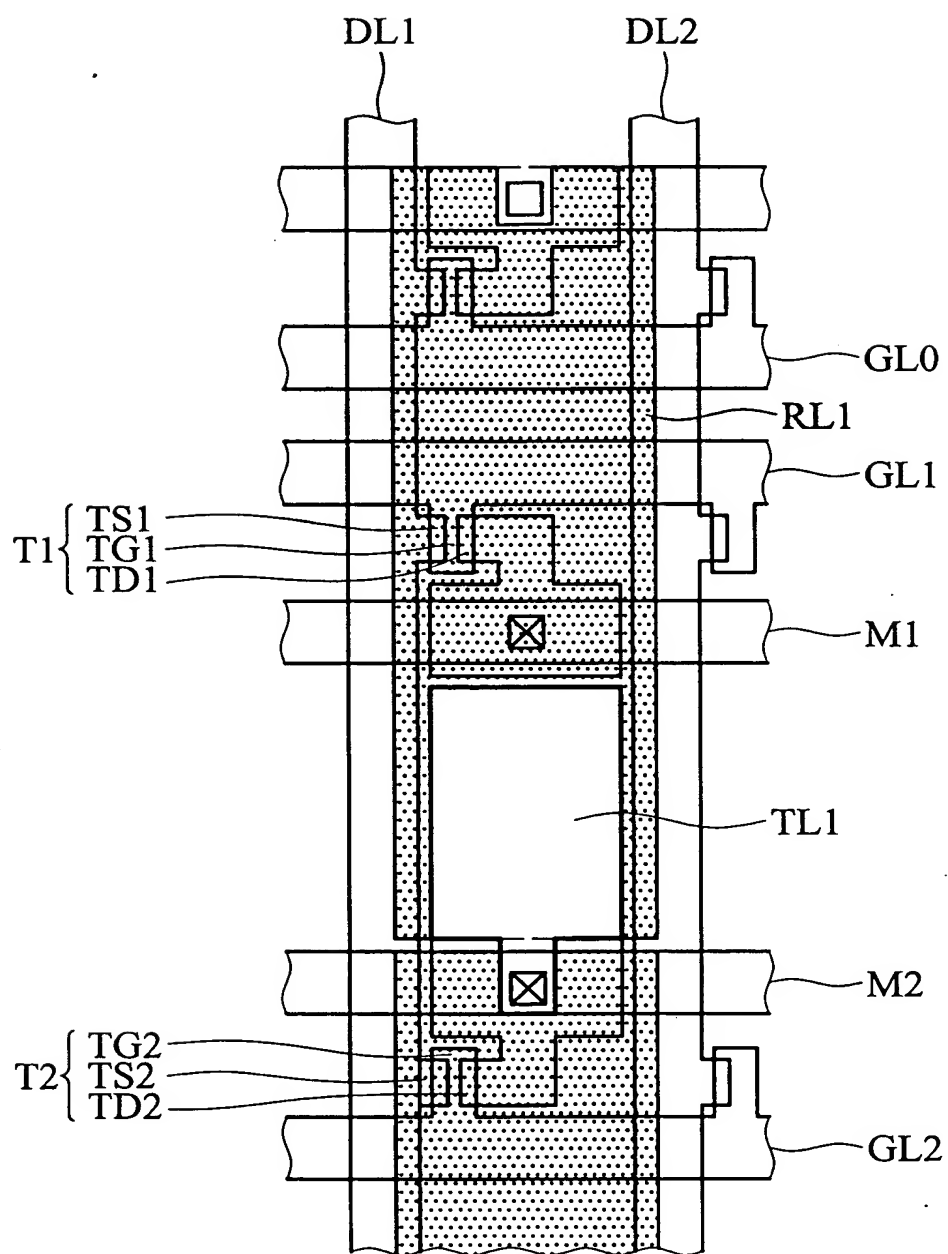
第 3C 圖



第 3D 圖



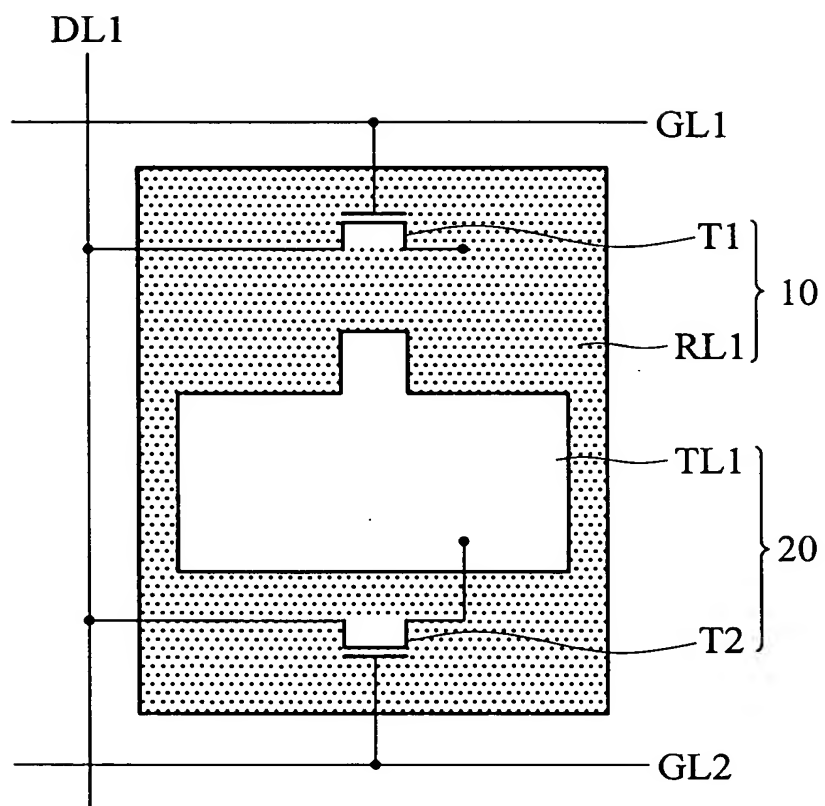
第 4A 圖



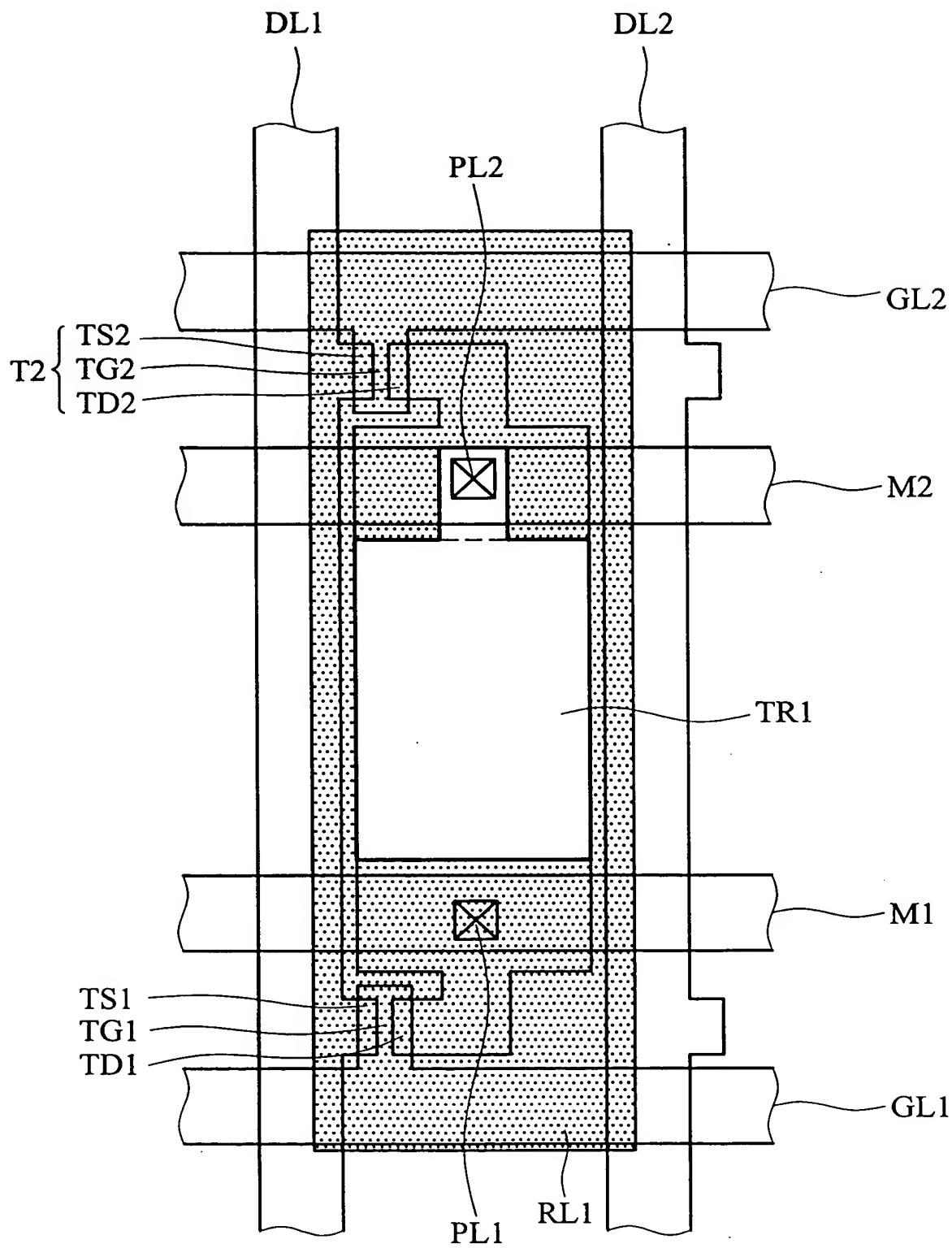
第 4B 圖



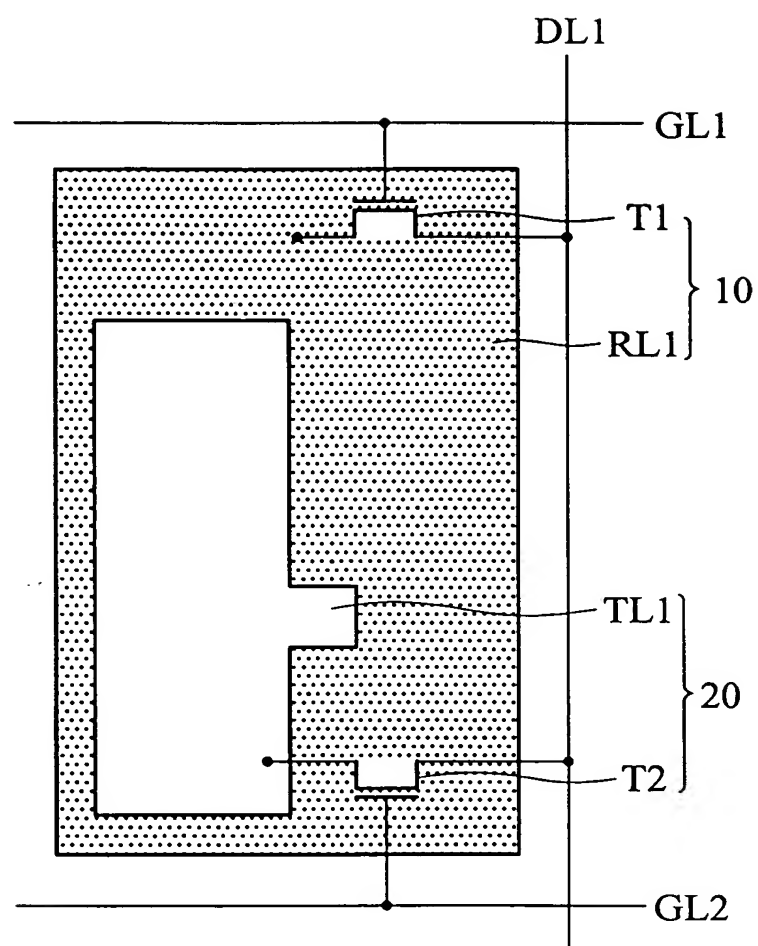
第 5A 圖



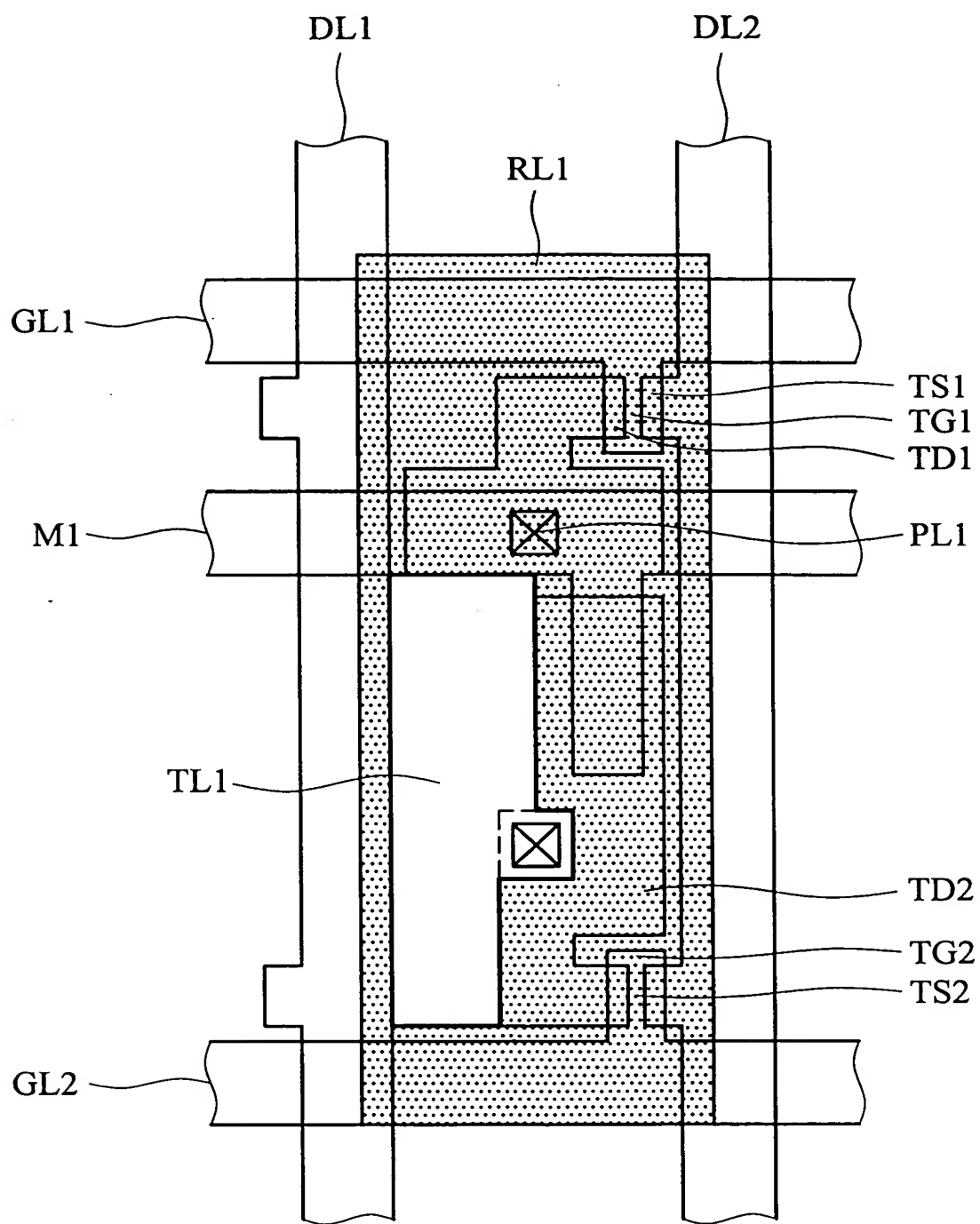
第 6A 圖



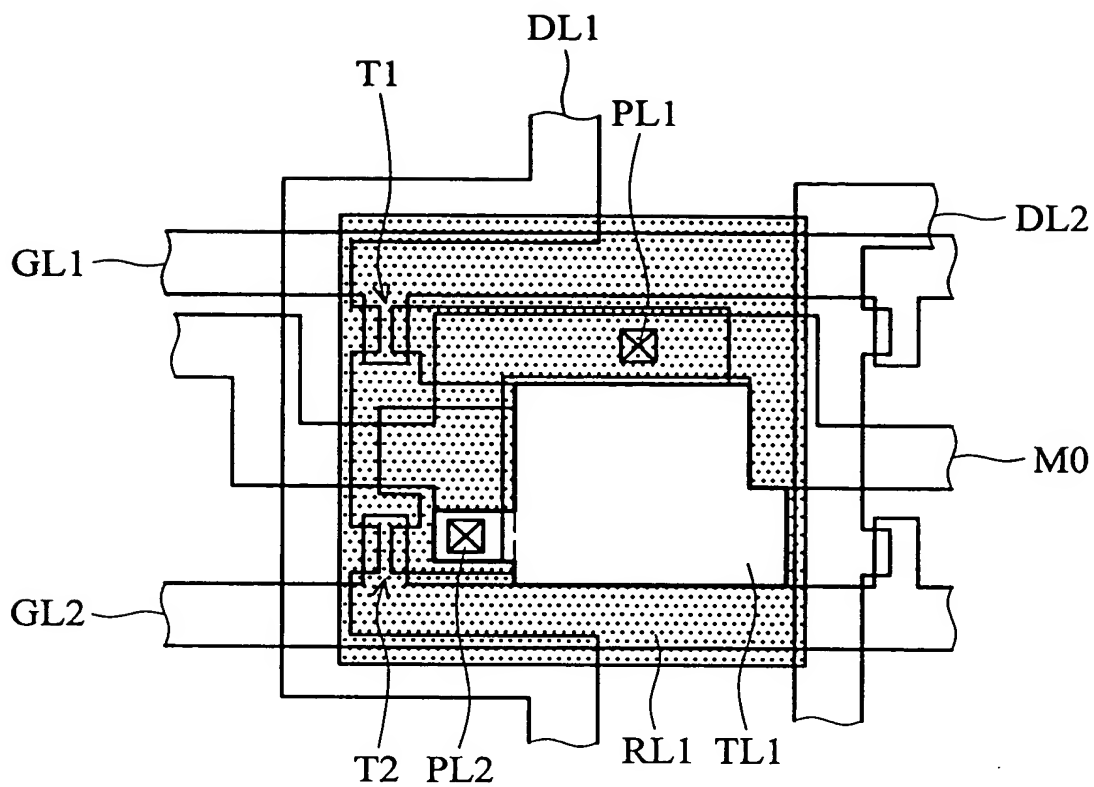
第 6B 圖



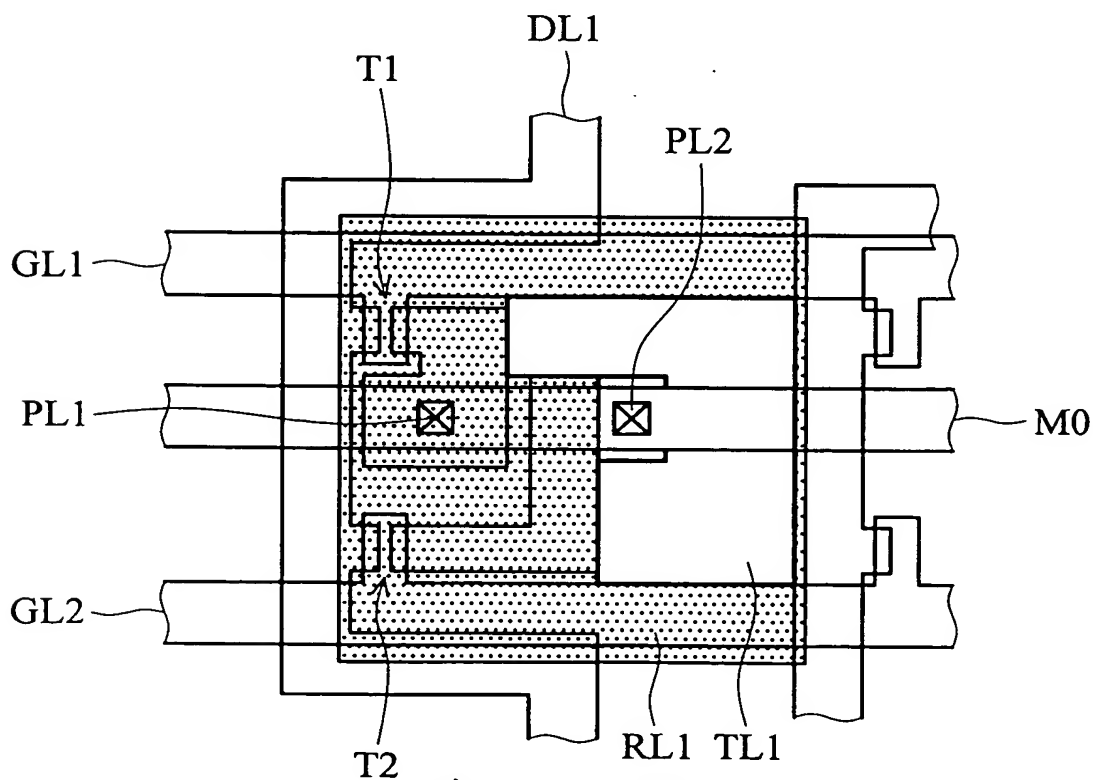
第 7A 圖



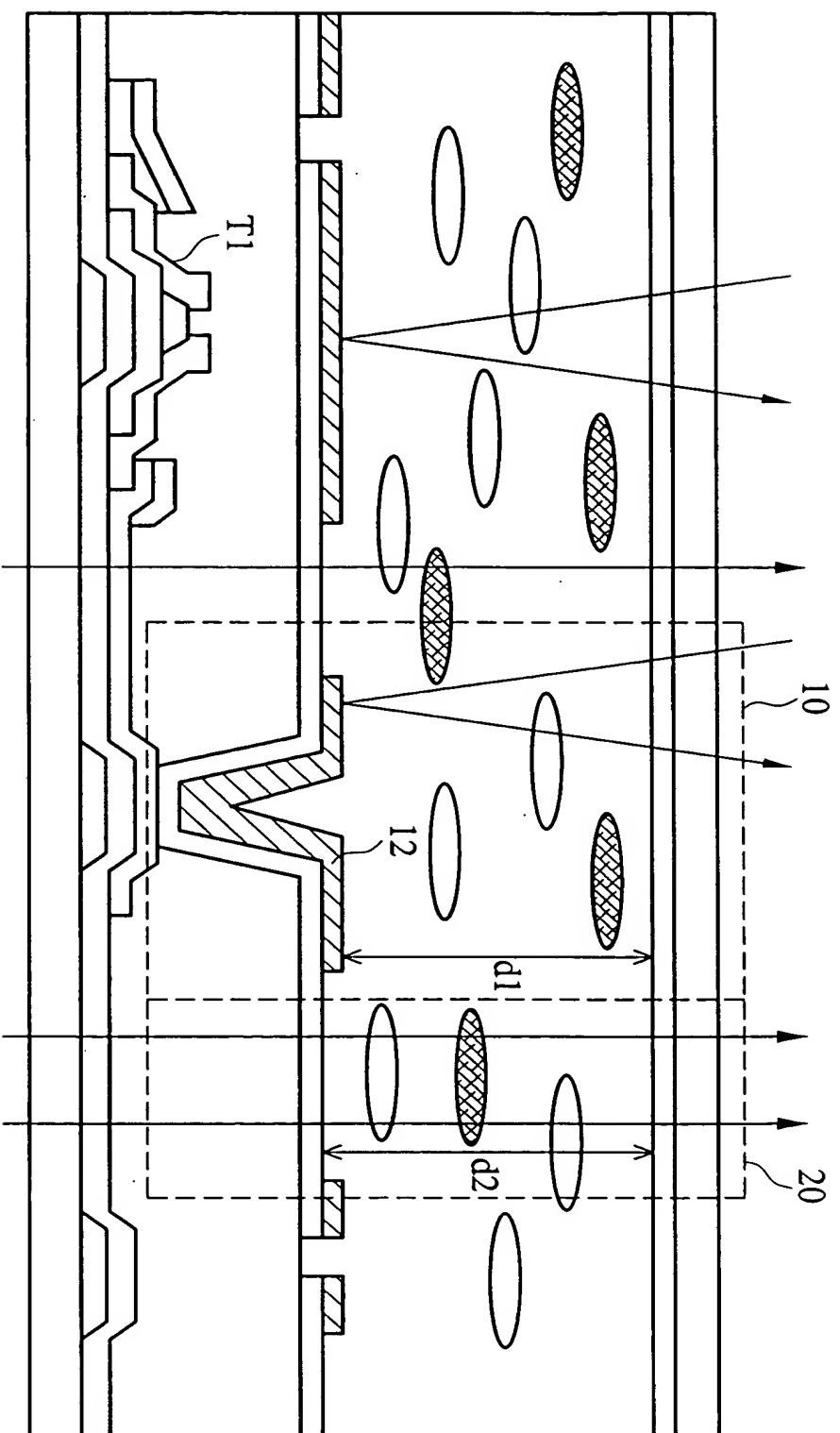
第 7B 圖



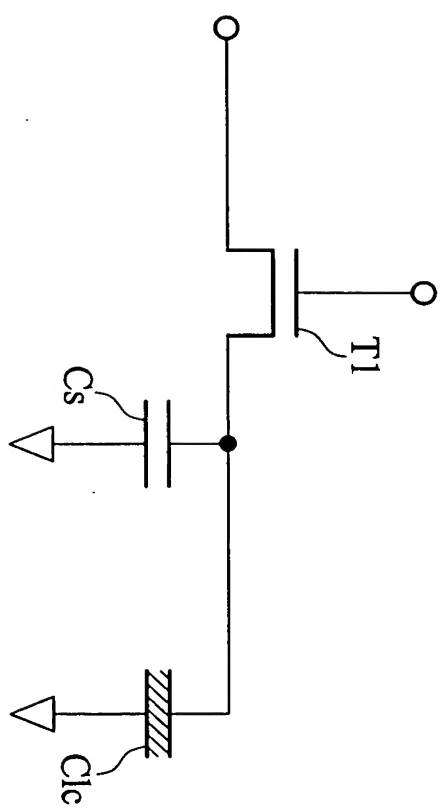
第 8A 圖



第 8B 圖

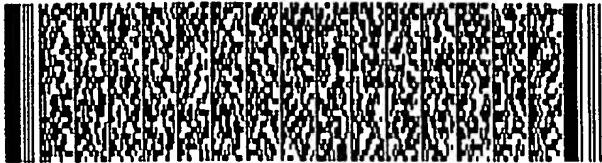


第 9A 圖

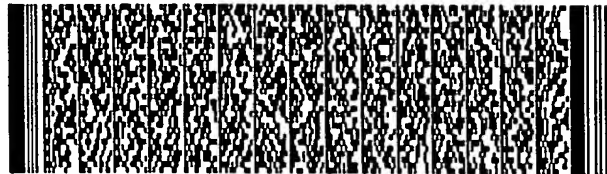


第 9B 圖

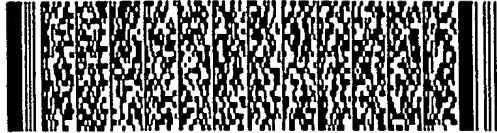
第 1/19 頁



第 2/19 頁



第 3/19 頁



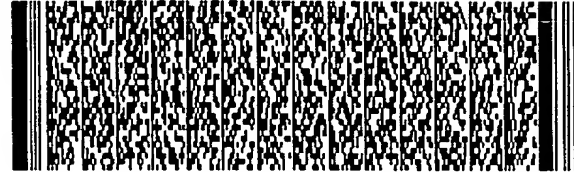
第 4/19 頁



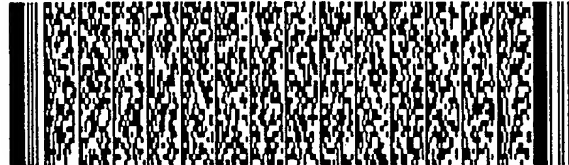
第 5/19 頁



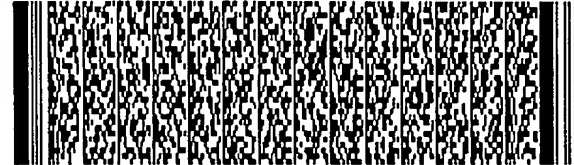
第 5/19 頁



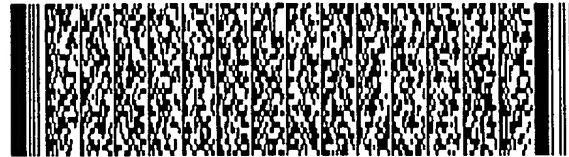
第 6/19 頁



第 6/19 頁



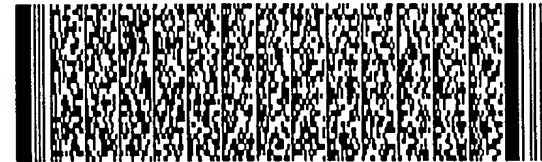
第 7/19 頁



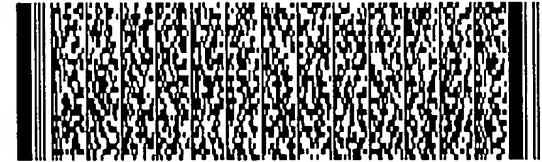
第 7/19 頁



第 8/19 頁



第 8/19 頁



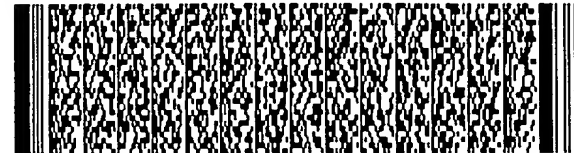
第 9/19 頁



第 9/19 頁



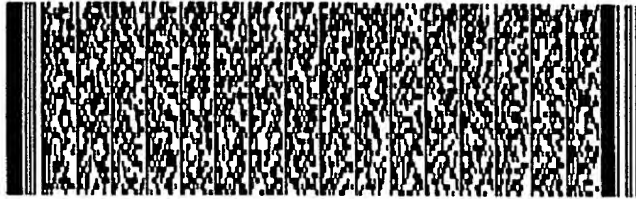
第 10/19 頁



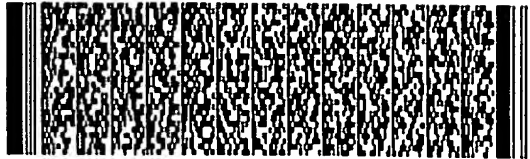
第 10/19 頁



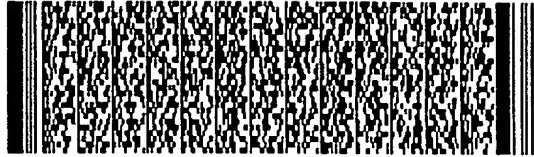
第 11/19 頁



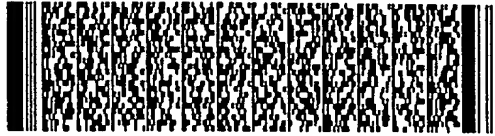
第 12/19 頁



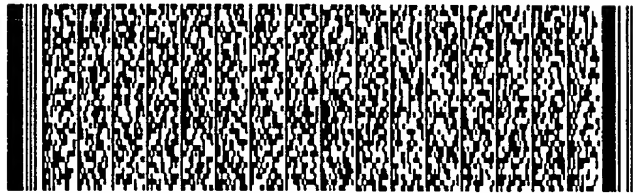
第 13/19 頁



第 14/19 頁



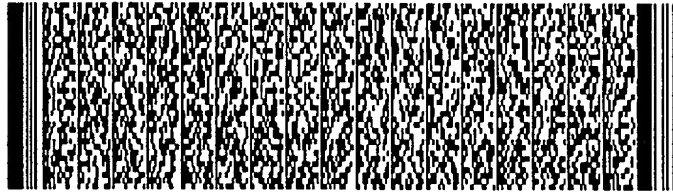
第 15/19 頁



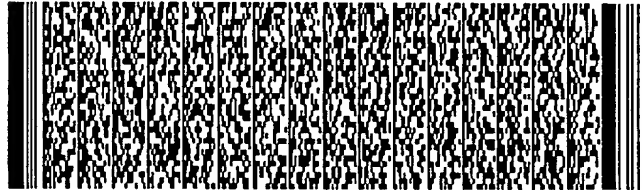
第 16/19 頁



第 17/19 頁



第 18/19 頁



第 19/19 頁

